

平面形高域通過フィルタの設計に関する基礎検討

大島 心平*¹, 中野 アスカ*², 和田 光司*³

A basic study on a design method of a planar high-pass filter

Shinpei OSHIMA, Asuka NAKANO, and Koji WADA

Recently, planar filter technology is very important for wireless communication systems. Therefore, a lot of planar filters are developed and researched worldwide. In this paper, we describe a design method of a planar high-pass filter (HPF) which is based on a theory of the admittance inverter method. The admittance inverters of the HPF are comprised of a short-ended stub and distributed transmission lines. We also design a structure of the planar HPF. This filter assumes that the transmission lines are microstrip lines using a printed circuit board substrate. The frequency characteristics of the HPF are verified by a commercial circuit simulator and a commercial electro-magnetic simulator.

KEYWORDS : high-pass filter, admittance inverter, planar filter, electro-magnetic simulation, circuit simulation.

1. まえがき

近年, スマートフォン等に代表される無線通信機器では, 通信の高速化, 通信エリアの拡大等のため, 無線通信で用いる周波数帯域の増加が顕著である。そして, この状況下で, 通信の品質を保つため, 必要な周波数帯域の信号を通過させ, 不要な周波数帯域の信号を除去する高周波フィルタの重要性が益々高まっている。特に, 高周波フィルタを実現する有効な手段の一つである平面形フィルタ技術は, 無線通信システムで使用する誘電体フィルタ, 超電導フィルタ等への応用が期待できるため, その研究開発が活発に進められている

^{1), 2), 3)}。以上のような背景を踏まえて, 本論文では, アドミタンスインバータを用いた設計法 ^{1), 4)} を基礎にした高周波用平面形 High-pass filter (HPF) の一手法を検討する。

2. 高周波用平面形 HPF

本章では, 平面形 HPF の設計法について検討する。ただし, フィルタの設計仕様については, 表 1 に示すように, 0.8 GHz を遮断周波数とし, 0.8 GHz 以下の不要な電磁波を除去する仕様とした。また, 今回の検討で想定する上限の周波数は 6 GHz とした。図 1 に設計仕様に基づいた 1 段の原形 LPF ¹⁾ を示し, 図 2 に図 1 より設計したアドミタンスインバータを用いた 1 段の HPF の回路

*1 電気電子創造工学科(Dept. of Innovative Electrical and Electronic Engineering), E-mail: s-oshima@oyama-ct.ac.jp

*2 電子制御工学科(Dept. of Electronic Control Engineering) ※平成 25 年 3 月卒業

*3 電気通信大学大学院(Graduated school, The university of electro-communications)

を示す。この回路は、インバータを用いた BPF の設計方法^{1),4)}を HPF に応用して導出した。図 2 に示した回路図より、平面形 HPF を設計するためには、アドミタンスインバータ及びインダクタを平面形回路で実現する必要があることがわかる。本章では、HPF で用いるアドミタンスインバータ及び接地されたインダクタ部を平面形回路で実現する方法について説明し、次にそれらを組み合わせる HPF を構成する。

表 1 フィルタの仕様

原形 LPF	1 段, パワース特性
遮断周波数	0.8 GHz

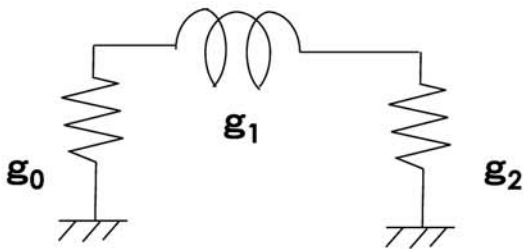


図 1 原形 LPF ($g_0 = g_2 = 1, g_1 = 2$)¹⁾

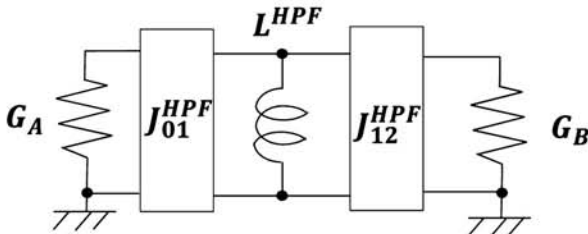


図 2 アドミタンスインバータを用いた HPF

2. 1 アドミタンスインバータ

本フィルタでは、アドミタンスインバータは、分布定数伝送線路と先端短絡型スタブを用いた回路構成を採用した。図 3 に平面形インバータの回路図を示す。このインバータは、Dual band BPF を構成するために提案された方法であり、複数の周波数でのインバータ動作に適している³⁾。また、フィルタの仕様を基に作製時の加工精度等を考慮して、インバータの設計値は次のように設定した。

$$J_{01}^{HPF} = J_{12}^{HPF} = 0.02236 \quad (1)$$

平面形インバータのパラメータである特性インピ

ーダンスと電気長については、その入力アドミタンス Y_{in} を評価し、(1) 式の条件を近似する値に決めた³⁾。なお、このパラメータの決定においては、回路シミュレータ (Agilent technologies 社 Advanced Design System) を活用した。

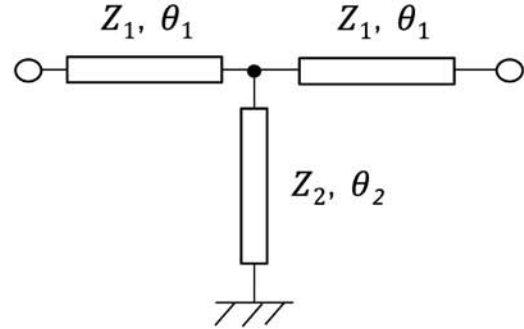


図 3 平面形インバータ

表 2 に求めたパラメータの値を示す。また、表 2 で示した値で、かつインバータの一方を 50 ohm の抵抗で終端し、回路シミュレータで入力アドミタンスを計算した結果を図 4 に示す。なお、この評価では理想的なインバータは、(1) 式の条件とアドミタンスインバータの条件式¹⁾より $Y_{in} = 0.025 \text{ S}$ となる。図 4 に示した特性より、入力アドミタンスの実部は 0.8 GHz から 6 GHz で設計値である 0.025 S に対して、最大で 0.013 S 程度のばらつきを有していることがわかる。また、入力アドミタンスの虚部においては、設計値である 0.00 S に対して、0.8 GHz から 6 GHz で最大で 0.011 S 程度のばらつきを有していることが確認できる。以上のように、入力アドミタンスの実部、虚部ともばらつきはあるものの概ね理想のインバータに近い周波数特性で動作していることが確認できる。

表 2 アドミタンスインバータのパラメータ

Z_1	38.62 ohm
θ_1	118.56° (@2.19GHz)
Z_2	150 ohm
θ_2	55.95° (@2.19GHz)

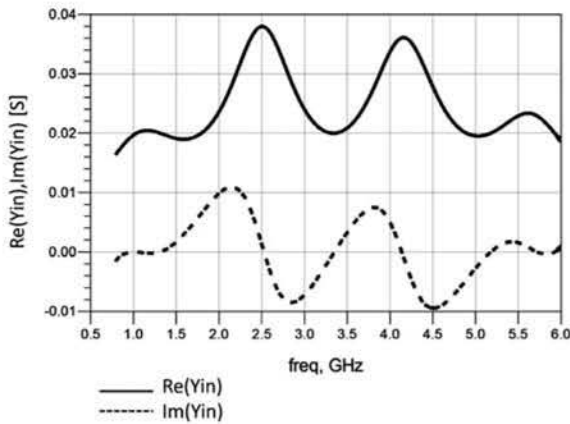


図4 平面形インバータの特性

2.2 インダクタ

図2に示した回路において、接地されたインダクタ L_{HPF} は、設計仕様と J_{01}^{HPF} 、 J_{12}^{HPF} の値から 3.979 nH のインダクタンス値に設計する必要がある。本研究では、平面形回路でこのインダクタを実現する方法として、先端短絡型スタブを採用した。図5に先端短絡型スタブの回路を示し、次にその入力インピーダンス Z_{in} を示す。

$$Z_{in} = jZ_3 \tan \theta_3 \quad (2)$$

ただし、式(2)において、 Z_3 はスタブの特性インピーダンスであり、 θ_3 はスタブの電気長である。式(2)より電気長が 90° 以下では、正のリアクタンス素子として動作することがわかる。設計値である 3.979 nH のインダクタをすべての周波数において、先端短絡型スタブで近似するのは難しい。そこで本検討では、遮断周波数 (0.8 GHz) と想定している上限の周波数 (6 GHz) の相乗平均である 2.19 GHz で同じ入力インピーダンスになるように設計した。表3に設計した先端短絡型スタブのパラメータを示す。なお、本パラメータは、想定する回路基板、加工精度、及び小型形状での実現等を考慮して決定した。

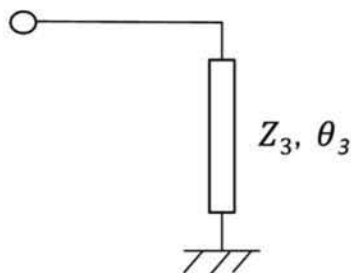


図5 先端短絡型スタブ

表3 先端短絡型スタブのパラメータ

Z_3	150 ohm
θ_3	20.05° (@2.19GHz)

2.3 HPF の設計

2.1節及び2.2節で検討した結果を用いて、平面形HPFを設計した。図6に設計したHPFの回路構成を示すとともに、図7にその周波数特性を示す。なお、回路の各パラメータは2.1節及び2.2節で設計した値を用いており、 G_A 及び G_B は、 0.02 S とした。図7に示した特性より、HPFの基本的な周波数特性が得られていることが確認できる。ただし、通過帯域において 3.5 GHz や 4.5 GHz 近傍などで特性の一部が若干劣化している。劣化の原因については、平面形インバータの特性が設計値に対してある程度のばらつきを持っており、そのことが影響したと考えられる。

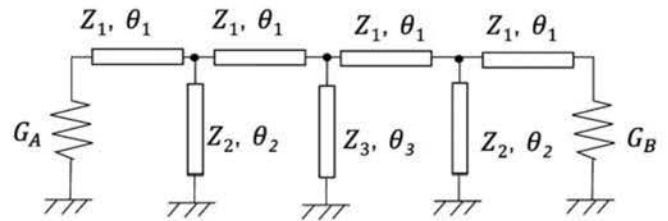


図6 HPFの回路構成

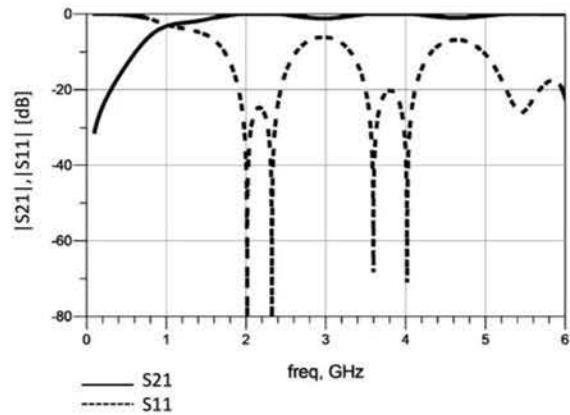


図7 図6で示したHPFの周波数特性

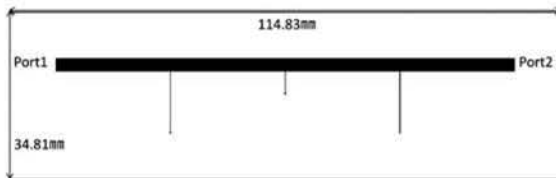
3. 電磁界シミュレータによる検証

2章で設計した回路構成を基に、実際に平面

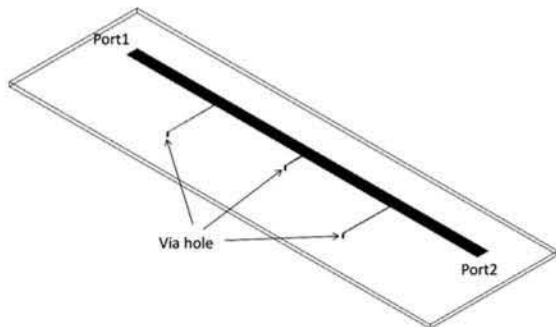
形 HPF の物理構造を設計し、その周波数特性を電磁界解析することでより精度の高い検証を行った。表 4 に構造設計において想定した FR-4 基板の諸元を示すとともに、図 8 に設計した平面形 HPF の構造を示す。ただし、導体部分は銅を想定している。形状については、 $115 \text{ mm} \times 35 \text{ mm}$ 程度となった。また、線路幅は最小となる部分で $70 \mu\text{m}$ であり、実際に作製可能な水準で設計できている。先端短絡型スタブについては Via hole を用いて GND プレーンに接地する構造とした。図 9 に図 8 で示した構造体の電気特性を電磁界シミュレータ (Agilent technologies 社 Momentum) で解析した結果を示す。図 7 で示した回路シミュレーションの結果と良く類似した HPF の基本的な周波数特性が得られていることが確認できる。

表 4 基板の諸元

比誘電率	4.6
$\tan \delta$	0.01
基板厚み	1.0 mm
導電率	$5.8 \times 10^7 \text{ S/m}$



(a) 平面図



(b) 3次元構造図

図 8 平面形 HPF の構造

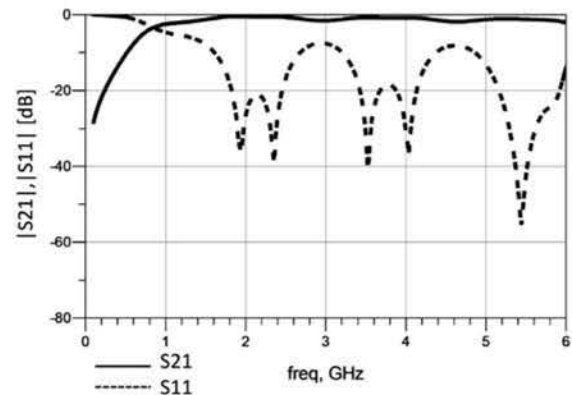


図 9 電磁界シミュレータでの計算結果

4. まとめ

本論文では、アドミタンスインバータを用いたフィルタ理論に基づいて分布定数線路で平面形 HPF を構成する一手法について検討し、その有効性を回路及び電磁界シミュレーションで確認した。今後の課題としては、設計精度を向上させる方法の検討や実験による検証等が挙げられる。

謝辞

本研究における Advanced Design System 及び Momentum 用いたシミュレーションは、アジレント・テクノロジー株式会社の協力で行われたものであり、この場を借りて感謝の意を表します。

参考文献

- 1) 小林禧夫, 古神 義則, 鈴木 康夫: “マイクロ波誘電体フィルタ,” 電子情報通信学会, 2007.
- 2) 安住壮紀, 上野伴希, 橋本修: “急峻なスロープ特性を有する小型マイクロストリップ HPF,” 2010 年電子情報通信学会エレクトロニクスソサイエティ大会, pp. 98, Aug. 2010.
- 3) 奥崎伸彦, 和田光司, 岩崎俊: “有極形デュアルバンド BPF の設計に対応したインバータ回路に関する理論検討,” 電子情報通信学会信学技報, MW2006-3, pp. 35-40, June. 2006.
- 4) G. Matthaei, L. Young, and E. M. T. Jones: “Microwave Filters, Impedance-Matching Networks, and Coupling Structures,” Artech House, Norwood, MA, 1980.

【受理年月日 2013年 9月30日】