

リップルレギュレータ方式による 単インダクタ 2 出力 DC-DC 電源

小堀 康功*¹, 小林 春夫*²

Single Inductor Dual Output DC-DC Converter with Ripple Based Regulator

Yasunori KOBORI and Haruo KOBAYASHI

This paper proposes single inductor dual output (SIDO) buck and boost converters with a ripple based regulator. The proposed SIDO converter need no clock signal nor saw-tooth generator but use a triangular signal generated from the PWM signal. In simulation results, static output voltage ripples for buck and boost converters are smaller than 5mVpp and their transient responses are less than 10mV at 0.5 A current step for a buck converter and at 0.2 A for a boost converter. Line regulations are 5mV at $E=10\pm 1$ V for a buck converter and 15mV at $E=3.5\pm 0.5$ V for a boost converter.

Keyword DC-DC Switching Converter, SIDO Converter, Ripple Based Regulator

1. はじめに

近年の電子機器では、更なる小型・軽量・省電力化の研究開発が進められている。スイッチング電源では効率改善に加え、インダクタ等の電子部品の削減による小型化や、IC 内部回路の削減による低コストも検討されている。

これまで、リップルレギュレータ方式^{1,2)}によるクロック・鋸歯状波の発生回路等の削減と、インダクタ 1 個で 2 つの直流電圧を出力するシングルインダクタ・デュアルアウトプット SIDO 電源^{3~5)}

を検討し、今回これらを組合せて降圧形および昇圧形 DC-DC 電源に適用してシミュレーション確認したので報告する。

2. 降圧形 SIDO 電源

2. 1 基本構成と動作原理

リップルレギュレータ方式による降圧形スイッチング電源の構成を、図 1 に示す。メイン電源部は、スイッチ、ダイオード及びインダクタで構成され

*1 電気電子創造工学科 (Dept. of Innovative Electrical and Electronic Engineering) , E-mail: kobori@oyama-ct.ac.jp

*2 群馬大学理工学府(Division of Electronics and Informatics, Gunma University)

大容量コンデンサで平滑され出力となる。この出力電圧 V_o は、オペアンプにより基準電圧と比較増幅され、出力誤差電圧 ΔV_o となる。

さらに次段で後述の三角波と比較され、PWM 信号となりスイッチ SW を制御する。SW の ON/OFF により、ON 時に電源より赤実線により、OFF 時にダイオードより青破線により電流が供給される。

三角波の発生には、インダクタの両端に接続された CR 直列回路を用い、PWM 信号の変化により SW が ON/OFF して、ダイオード電位 V_D は H/L と変化し、抵抗を介した充放電電流によりコンデンサ端に三角波を発生させる。三角波の振幅は、制御周波数と CR 時定数により決定される。

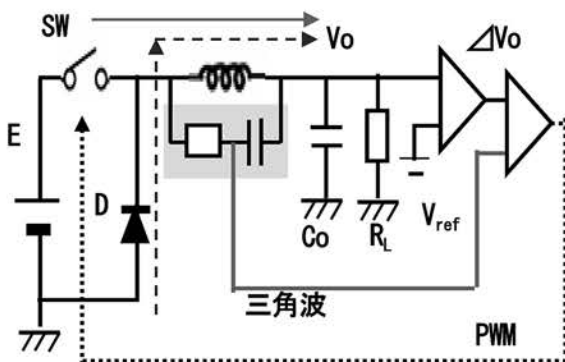


図1 リプルレギュレータ方式降圧形電源

2. 2 降圧形 SIDO 電源の構成と動作

リプルレギュレータ方式を適用した降圧形 SIDO 電源の構成を図2に、動作波形を図3に示す。図2において、2電源の誤差電圧 ΔV は逐次比較され、PWM 信号の立上り端でラッチ (図示せず) される。この出力は SEL 信号となり、電源2の入力部に設置されたスイッチ S1 を制御する。ここで、各電源の出力電圧は $V_1 > V_2$ の関係にあり、スイッチ S1 の制御により、2電源の制御は選択される。

次に図3により動作を説明する。この構成の最大の特徴は、常に誤差電圧の大きい電源に次の周期の制御が施されることにある。出力電圧や負荷電流を検出することなく、通常の電源に用いられている増幅誤差電圧のみを用いた制御方式である。この場合、図3に示すように電源1の負荷が変動し誤差電圧が大きくなった場合、電源1が連続的に制御されて負荷変動への高速応答が可能になる。この場合にも両電源のリプルの大きさが同等となるように SEL 信号は発生する。

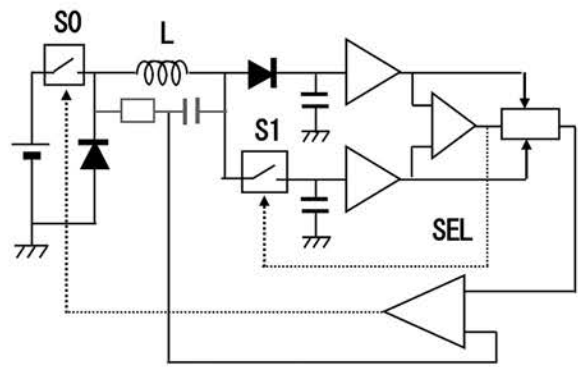


図2 降圧形 SIDO 電源の構成

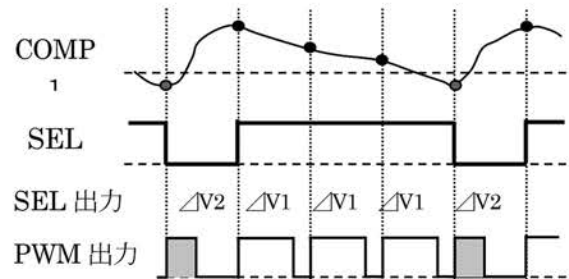


図3 降圧形 SIDO 電源の動作波形図

2. 3 SIDO 電源のシミュレーション結果

提案する降圧形 SIDO 電源のシミュレーション結果を図4、図5に、パラメータを表1に示す。図4は負荷電流の切換え状態と出力電圧を、図5に出力電圧リプルの拡大図を示す。

図5に示すように、定常状態 (負荷電流 $I_1=I_2=0.5A$) での出力電圧リプルは $5mV_{pp}$ 未満、負荷電流を2倍に切換えたときの過渡応答 (ダイナミック・レギュレーション)、クロス・レギュレーション、セルフ・レギュレーション共に $\pm 10mV$ 未満であり、応答特性も良好である。

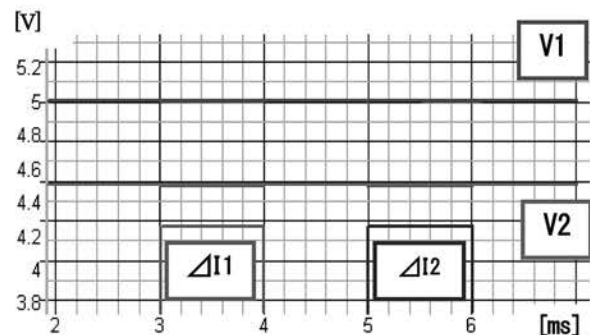


図4 降圧形電源のシミュレーション結果

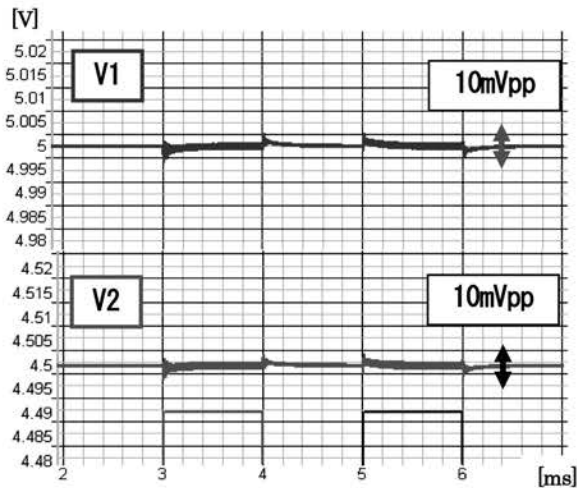


図5 シミュレーション結果 (出力リップル)

図6に、定常状態時の各部信号の拡大波形を示す。降圧型SIDO電源と同様に、SEL信号はほぼ交互に変化し、PWM信号の変化に伴って、インダクタ電流及び三角波が変化している。ここで各電源の制御デューティの違いにより、インダクタ電流の最低レベルはわずかに変化している。

表1 降圧形SIDO電源のパラメータ

E	10.0V
V ₁	5.0 V
V ₂	4.5 V
I ₁ , I ₂	1.0/0.5 A
L	1.0 μH
C	470 μF
Fck	500 kHz

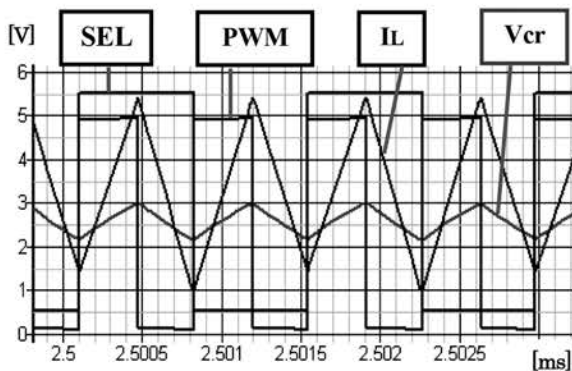


図6 シミュレーション結果 (各部波形)

2. 4 負荷変化と制御特性

負荷電流の変化に伴う出力リップルの変化を、図7にグラフで示す。ここでは両電源の負荷電流を同時に変化させ、トータル電流値で示してある。1A以上では、ほぼ比例的に増加している。なお、電力換算では、1Aあたり4.75Wである。

一方、制御周波数は、CR時定数、負荷電流およびヒステリシスレベルを含めたループ遅延量等で決定される。図8に負荷電流対制御周波数の関係を示す。負荷電流が1A以上において、制御周波数はほぼ比例している。

次に、PWM発生用コンパレータのヒステリシスレベル対出力リップルの関係を図9に、対制御周波数の関係を図10に示す。ヒステリシスとループ遅延はほぼ比例することより、出力リップル及び制御周期もほぼ比例している。

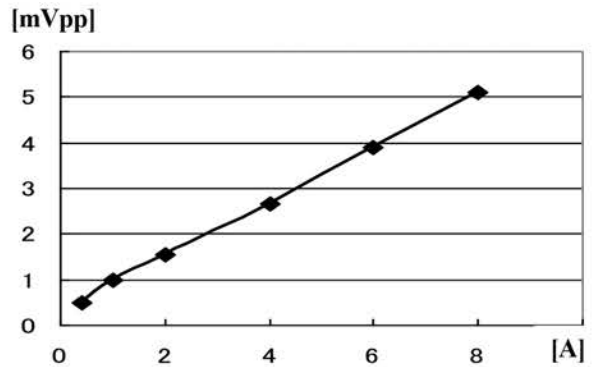


図7 負荷電流対出力リップル

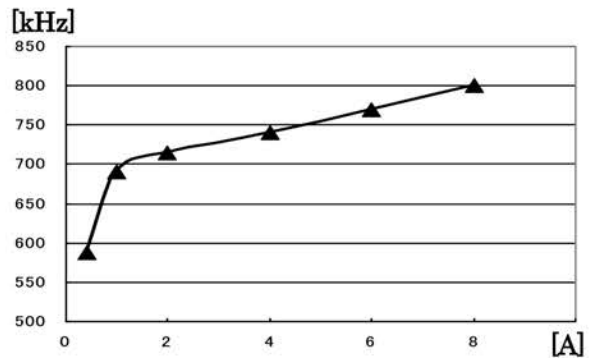


図8 負荷電流対制御周波数

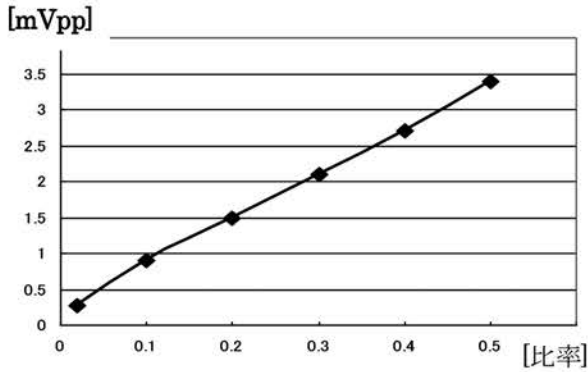


図9 ヒステリシスレベル 対 出力リップル

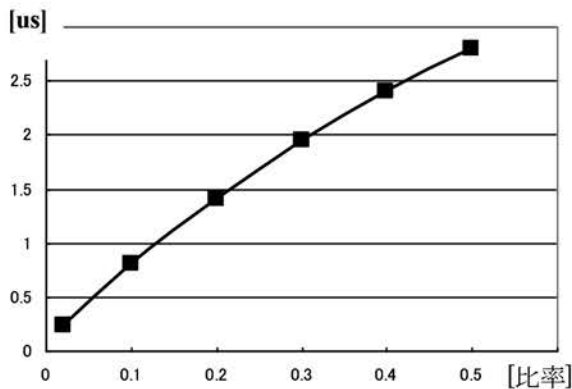


図10 ヒステリシスレベル 対 制御周期

3. 昇圧形 SIDO 電源

3.1 基本構成と動作原理

リップルレギュレータ方式による昇圧形 SIDO 電源の構成を、図 11 に示す。メイン電源部を昇圧形に変更し、SIDO 電源の制御方式は降圧形電源と類似である。

三角波発生部の CR 直列回路の両端は、コンデンサの一端を固定電圧に、抵抗の一端を PWM あるいは PWM で駆動される電位点に接続すれば良いことより、スイッチ S0 あるいはインダクタの一端と出力電圧 V1 に接続している。ここで、コンデンサの一端は基本的に固定電位に接続すればよいので、入力電圧 V_{in} に接続しても良いが、ラインレギュレーション特性を考慮すると控えたほうが良いと思われる。

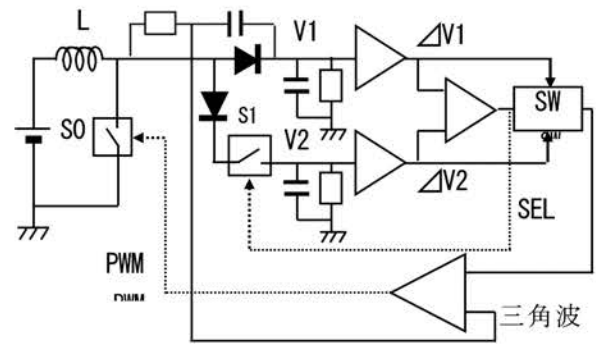


図11 新方式 昇圧形 SIDO 電源の構成

3.2 昇圧形電源のシミュレーション結果

昇圧形 SIDO 電源の素子パラメータを表 2 に、シミュレーション結果を図 12、図 13 に示す。定常時の出力電圧リップルは 3 mVpp 未満、負荷電流変化 $\Delta I_o=0.2$ A 時の過度応答特性は ± 5 mV と小さい。

図 14 に、定常状態時の各部信号の拡大波形を示す。SEL 信号は一部 2 周期に渡っているが、ほぼ交互に変化する。昇圧率が低いので、PWM 信号のデューティは小さめであり、PWM 信号の変化に伴って、インダクタ電流及び三角波が変化している。

表2 昇圧形 SIDO 電源のパラメータ

E	4.0 V
V ₁	5.0 V
V ₂	4.5 V
I ₁ , I ₂	0.2 A
L	1.0 μ H
C	470 μ F
Fck	500 kHz

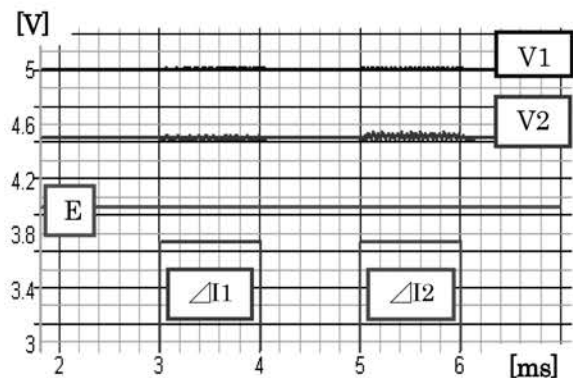


図12 昇圧形電源のシミュレーション結果

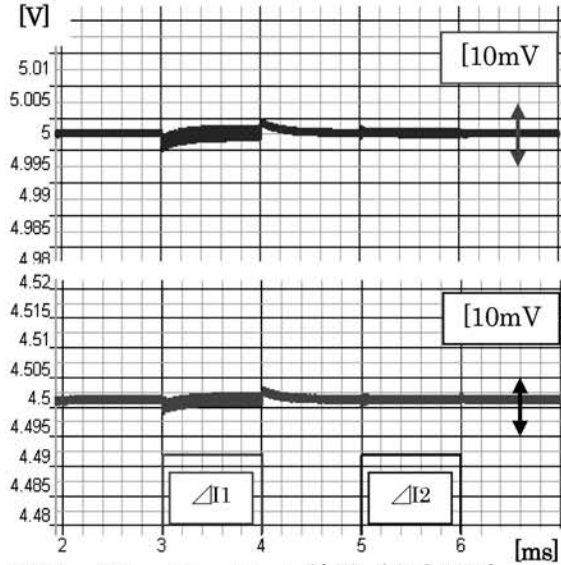


図 13 シミュレーション結果 (出力リップル)

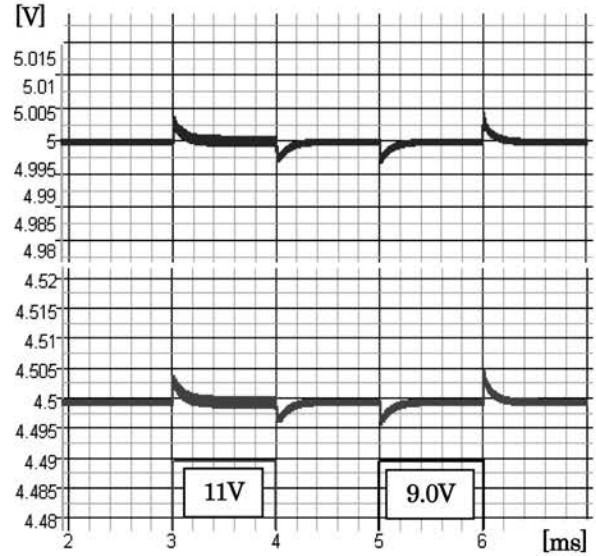


図 15 ラインレギュレーション (降圧形)

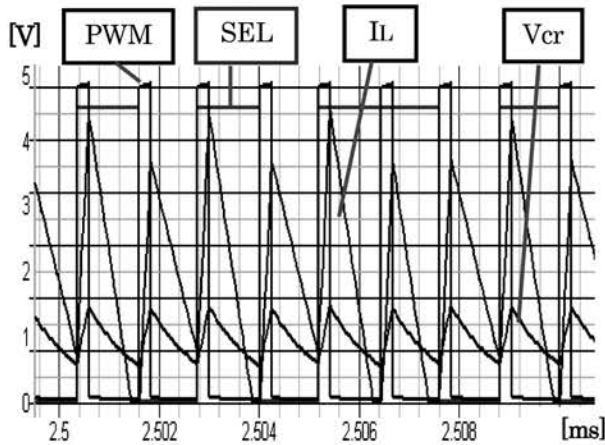


図 14 シミュレーション結果 (各部波形)

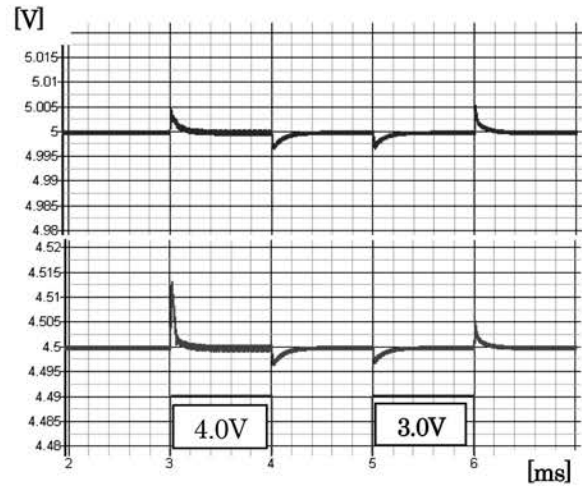


図 16 ラインレギュレーション (昇圧形)

4. ラインレギュレーション特性

4. 1 降圧形のラインレギュレーション

図 15 に、降圧形 SIDO 電源におけるラインレギュレーション特性 (入力電圧の変化に対する出力電圧応答特性) を示す。入力電圧変化として 1 割を設定し、 $E=10 \pm 1.0 \text{ V}$ とした。

ラインレギュレーション特性は良好で、両出力共にオーバー/アンダーシュートは 5mV 以下である。

4. 2 昇圧形のラインレギュレーション

図 16 に、昇圧形 SIDO 電源のラインレギュレーション特性を示す。入力電圧変化として 1 割強の $E=3.5 \pm 0.5 \text{ V}$ とした。ラインレギュレーション特性は、電源 1 では 5mV 以下と良好であるが、電源 2 ではオーバーシュートが 13mV とやや大きいが、出力電圧の 0.3% であり許容範囲である。

5. まとめ

リップルレギュレータ方式を適用した単インダクタ 2 出力 DC-DC コンバータを検討し、降圧形、昇圧形共に良好な制御特性をシミュレーションに

より確認した。CR 直列回路により三角波を発生し、コンデンサの一端を固定電圧に、抵抗の一端を PWM 信号により変化するスイッチ等の変化点に接続する構成とした。

シミュレーションの結果、降圧形 SIDO 電源では負荷電流変化が 1.0/0.5A のとき、過度応答特性は $\pm 10\text{mV}$ 未満である。昇圧形では、0.4/0.2A の負荷電流変動時で $\pm 5\text{mV}$ 未満である。

本方式のスイッチング電源では、制御周波数は可変であり負荷電流および回路定数等により変化する。降圧形 SIDO 電源の場合、負荷電流に比例して制御周波数が高くなり、出力リップルも比例的に増加する。

なお、ラインレギュレーションについてもシミュレーション確認した。降圧形 SIDO 電源では、 $E=10\pm 1.0\text{V}$ に対して出力電圧の変化は $\pm 5\text{mV}$ 以下と良好であった。昇圧形 SIDO 電源では、 $E=3.5\pm 0.5\text{V}$ に対して、一部オーバーシュートが 13mV とやや大きいのが、出力電圧の 0.3% であり許容範囲とみなせる。

参考文献

- 1) T. Nabeshima, S. Yoshida, S. Chiba and K. Onda, "Analysis and Design Considerations of a Buck Converter with a Hysteretic PWM Controller," IEEE Power Electronics Specialists Conference, pp.1711-1716 (2004, 6)
- 2) T. Nabeshima, T. Sato, K. Nishijima and K. Onda, "Hysteretic PWM Control Method for All Types of DC-to-DC Converters," IEEE Proceedings of Int'l Telecommunications Energy Conference, pp.856-861 (2007,10)
- 3) Y. Kobori, N. Takai, H. Kobayashi, et.al, "Single Inductor Dual Output DC-DC Converter Design with Exclusive Control," Asia Pacific Conference on Circuits And Systems, pp.436-439 (2012,12)
- 4) 小堀康功, 高井伸和, 小林春夫, 他 9 名, "擬似 $\Delta\Sigma$ 変調単一インダクタ 2 出力 DC-DC スwitching 電源," IEEJ 電子回路研究会, ECT-12-100 (2012.12)
- 5) S. Tanaka, Y. Kobori, N. Takai, H. Kobayashi, et.al, "Single-Inductor Multi-Output DC-DC Converter Design with Hysteresis Control," IEICE International Conference on Integrated Circuits, Design, and Verification, pp.198-203 (2013,11)

【受理年月日 2014年 9月17日】